

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-054824

(43)Date of publication of application : 21.02.1992

(51)Int.Cl.

H02H 9/02

(21)Application number : 02-163813

(71)Applicant : NEC CORP

(22)Date of filing : 21.06.1990

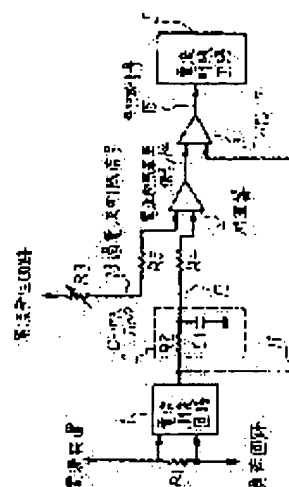
(72)Inventor : KAWAGUCHI MASAYOSHI

(54) OVERCURRENT PREVENTING CIRCUIT AND POWER SUPPLY

(57)Abstract:

PURPOSE: To make it possible to set a load current limit value automatically by initially setting an allowable overcurrent value by an arrangement wherein the load current of a power supply is limited below the sum of a measured load current and an allowable overcurrent based on a current limit reference signal obtained by adding a measured load current value signal to an allowable overcurrent signal.

CONSTITUTION: A current measuring circuit 1 measures the load current of a power supply. Output 11 from a current measuring circuit 1 is fed to a low pass filter 2 and the variation rate of signal is limited below a predetermined level. An adder 4 then adds an output 12 to an overcurrent limit signal 13 thus producing a current limit reference signal 14, i.e. a load current limit value for operating a current limit circuit 5. If the output 11 is larger than the reference signal 14, a comparator 3 provides a control signal 15 to the current limit circuit 5. Furthermore, the current limit circuit 5 limits the load current of power supply below the load current limit value represented by the reference signal 14.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

⑫ 公開特許公報(A) 平4-54824

⑪ Int.Cl.⁵

H 02 H 9/02

識別記号

Z

庁内整理番号

7251-5G

⑬ 公開 平成4年(1992)2月21日

審査請求 未請求 請求項の数 3 (全3頁)

⑭ 発明の名称 過電流防止回路と電源装置

⑮ 特 願 平2-163813

⑯ 出 願 平2(1990)6月21日

⑰ 発 明 者 川 口 正 芳 東京都港区芝5丁目7番1号 日本電気株式会社内

⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑲ 代 理 人 弁理士 内 原 晋

明細書

発明の名称

過電流防止回路と電源装置

特許請求の範囲

1. 電源装置の負荷電流を計測する電流測定回路と、前記計測された負荷電流値を示す信号または前記負荷電流値を示す信号の変動速度が一定値以下に制限された信号と前記電源装置の予め定められた許容過電流値を示す過電流制限信号とを加え前記電源装置の負荷電流制限値である電流制限基準信号を生成する加算回路と、前記負荷電流値を示す信号が前記電流制限基準信号を越えるとき前記電源装置の負荷電流を前記負荷電流制限値以下に制限する電流制限回路とを有する過電流防止回路。

2. 前記電流測定回路と、前記負荷電流値を示す信号の変動速度を一定値以下に制限するローパスフィルタと、前記ローパスフィルタの出力を一方の入力端に入力し前記過電流制限信号を他方の

入力端に入力して加算し前記電流制限基準信号を生成する加算器と、前記負荷電流値を示す信号を一方の入力端に入力し前記電流制限基準信号を他方の入力端に入力し前記負荷電流値を示す信号が大きいとき制御信号を出力するコンパレータと、前記制御信号により前記電源装置の負荷電流を前記負荷電流制限値以下に制限する電流制限回路とを有する過電流防止回路。

3. 請求項1または2記載の過電流防止回路を有する電源装置。

発明の詳細な説明

〔産業上の利用分野〕

本発明は電源装置に関し、特に過電流防止回路およびそれを有する電源装置に関する。

〔従来の技術〕

従来、この種の電源装置に用いられる過電流防止回路においては、予想される負荷電流値または負荷電流の規格値に、許容過電流値を加えた電流値が、電流制限値として電流設定用のツマミ等で

予め設定されるようになっていた。

〔発明が解決しようとする課題〕

上述した従来の電源装置の過電流防止回路は、電流制限値が一定となっている。従って、電源装置が、負荷電流がしだいに増されて行くように使用され、且つ過電流の設定値は常に一定値に維持しておきたい等の、負荷電流値を可変としたい場合には、負荷電流の変化に応じて電流制限値をツマミ等で設定しなおす必要があった。

〔課題を解決するための手段〕

本発明による過電流防止回路は、電源装置の負荷電流を計測する電流測定回路と、前記計測された負荷電流値を示す信号または前記負荷電流値を示す信号の変動速度が一定値以下に制限された信号と前記電源装置の予め定められた許容過電流値を示す過電流制限信号とを加え前記電源装置の負荷電流制限値である電流制限基準信号を生成する加算回路と、前記負荷電流値を示す信号が前記電流制限基準信号を越えるとき前記電源装置の負荷電流を前記負荷電流制限値以下に制限する電流制

限回路とを有している。

〔実施例〕

次に、本発明について図面を参照して説明する。

第1図は本発明の一実施例の回路構成図である。電流測定回路1は、電源装置（図示せず）の出力端と負荷回路（図示せず）との間に接続されている抵抗R1の両端から電位差を検出し、その値から電源装置の負荷電流を測定する。計測された負荷電流の値を示す信号である電流測定回路1の出力11は、例えば抵抗R2とキャパシタC1とで構成されるローパスフィルタ2に入力され、信号の変動速度が一定値以下に制限される。出力11はコンパレータ3の一方の入力端にも入力される。ローパスフィルタ2の出力12は、加算器4の一方の入力端にバッファ用の抵抗R4を介して入力される。加算器4の他方の入力端には、電源装置の許容過電流値を示す過電流制限信号13がバッファ用の抵抗R5を介して入力される。この過電流制限信号13は電流発生回路（図示せ

ず）から導入され、可変の抵抗R3の抵抗値を変化させるツマミ等の操作で所望の任意の値に設定される。加算器4は、出力12と過電流制限信号13とを加算し、電流制限基準信号14を出力する。この電流制限基準信号14は、電流制限回路5を動作させる基準値（今後、負荷電流制限値という）となる。従って、電流基準信号14の値は、電源装置の負荷電流値に相当する出力11の変化に対応し変更される。電流制限基準信号14は、コンパレータ3の他方の入力端に入力され、出力11と比較される。コンパレータ3は、出力11が電流制限基準信号14より大きいとき、制御信号15を電流制限回路5に送出する。電流制限回路5は、制御信号15により電源装置の負荷電流を電流制限基準信号14の示す負荷電流制限値以下に制限する。

第2図(a)～(c)は、第1図に示す実施例の各部の電流を示している。第2図(a)は、電流測定器1によって測定された負荷電流の値を示す出力11であり、電流値が時間的にステップ状

に変動していることを示している。第2図(b)は、ステップ状の出力11の高周波域が制限されて滑らかな信号変化を示すローパスフィルタ2の出力12と、それに過電流制限信号13が加算された電流制限基準信号14とを示している。電流制限基準信号14にて示される電源装置の負荷電流制限値は、負荷電流値の変化に応じて変化している。第2図(c)は、前出の出力11と電流制限基準信号14を重ねた図であり、時間t1～時間t2の間で、負荷電流値を示す出力11が急激に電流制限基準信号14より大きくなっている。コンパレータ3は、時間t1～時間t2の間、電流制限回路5に制御信号を送出する。その期間中、電流制限回路5は電源装置の負荷電流を負荷電流制限値以下に制限する動作を行う。

〔発明の効果〕

以上説明したように本発明は、負荷電流の測定値信号と許容過電流信号を加算した電流制限基準信号により、電源装置の負荷電流を計測された負荷電流と許容過電流値の加算値以下に制限する。

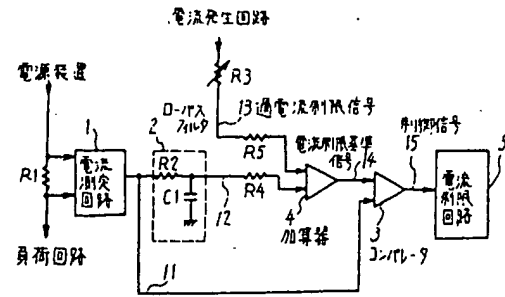
従って、負荷電流がしだいに増加して行く使い方を
する電源装置に対しても、許容過電流値を最初
に設定するだけで、自動的に負荷電流制限値が設
定できる効果がある。

図面の簡単な説明

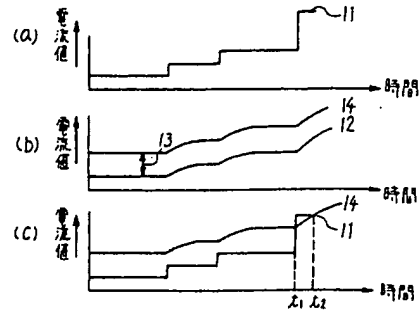
第1図は本発明の一実施例の回路構成図、第2
図(a)～(c)は実施例の動作説明図である。

1…電流測定回路、2…ローパスフィルタ、3
…コンパレータ、4…加算器、5…電流制限回
路、C1…キャパシタ、R1～R5…抵抗。

代理人 井理士 内、原 晋



第1図



第2図

THIS PAGE BLANK (USPTO)